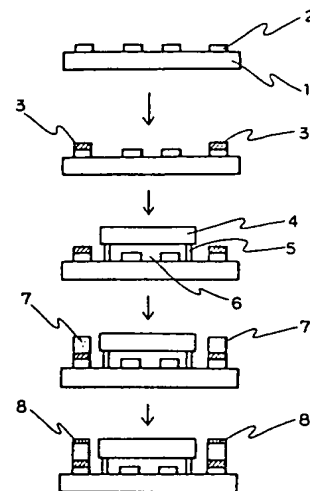


**(54) FORMATION OF PATTERN OF DISPLAY PANEL**

(11) 2-144523 (A) (43) 4.6.1990 (19) JP  
 (21) Appl. No. 63-298738 (22) 26.11.1988  
 (71) MITSUBISHI ELECTRIC CORP (72) YASUO KAWASHIMA(1)  
 (51) Int. Cl.<sup>5</sup> G02F1/1345, G02F1/13, G02F1/153

**PURPOSE:** To reduce wiring resistance without spoiling the adhesion to a transparent conductive film and to make a solder connection by forming a nickel-phosphorus plating film, a copper plating film, and a gold plating film in order on a transparent conductive film pattern.

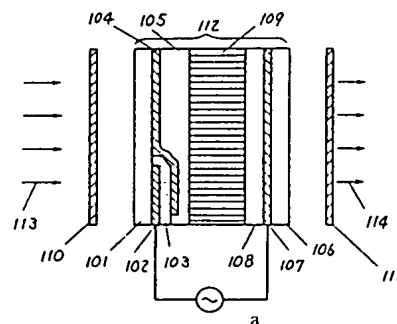
**CONSTITUTION:** On the transparent conductive pattern 2, the nickel-phosphorus plating film 3 as a 1st layer, the 2nd copper plating film 7 as a 2nd layer, and the gold plating film 8 as a 3rd layer are formed. Namely, the nickel-phosphorus plating film 3 improves the adhesion to the transparent conductive film, the copper plating film 7 reduces conductor pattern resistance, and the gold plating film 8 which improves solder wettability is formed thereupon. Consequently, the wiring pattern resistance is reduced without spoiling the adhesion to the transparent conductive film as a base and the high-reliability, low-cost pattern which can be soldered is obtained.

**(54) SPATIAL OPTICAL MODULATING ELEMENT AND NEURAL NETWORK CIRCUIT**

(11) 2-144524 (A) (43) 4.6.1990 (19) JP  
 (21) Appl. No. 63-298701 (22) 25.11.1988  
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) KOJI AKIYAMA(3)  
 (51) Int. Cl.<sup>5</sup> G02F1/135, G02F3/00, G06E1/00, G06F15/70//G06F15/18

**PURPOSE:** To reduce the light intensity loss of transmitted light and enable operation with fine signal line even with transmission type structure by connecting a photoconductive layer which is sandwiched between conductive electrodes in series to a liquid crystal cell formed by sandwiching a liquid crystal layer between opposite conductive electrodes.

**CONSTITUTION:** The photoconductive layer 103 sandwiched between the conductive electrodes 102 and 104 and the liquid crystal cell formed by sandwiching the liquid crystal layer 109 between the opposite conductive electrodes 107 are connected in series to reduce the film thickness of the photoconductive layer 103 and reduce the area, thereby reducing the electrostatic capacity of the photoconductive layer 103 almost to the electrostatic capacity of the liquid crystal layer 109. Therefore, the film thickness of the photoconductive layer 103 decreases and the area of the photoconductive layer 103 in the area of the liquid crystal cell decreases. Consequently, the ratio of the absorption of incident light by the photoconductive layer 103 is made extremely small regardless of the transmission type to enable the operation even if the electric field in the photoconductive layer is intense and the incident light intensity is very small.



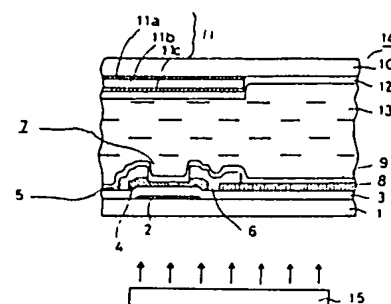
a: AC voltage V

**(54) LIQUID CRYSTAL DISPLAY DEVICE**

(11) 2-144525 (A) (43) 4.6.1990 (19) JP  
 (21) Appl. No. 63-298224 (22) 28.11.1988  
 (71) TOSHIBA CORP (72) JUNJI KONDO  
 (51) Int. Cl.<sup>5</sup> G02F1/136, G02F1/1335

**PURPOSE:** To obtain good image quality without being affected by external light from a back light by forming a light shielding layer as a black matrix into a three-layered structure consisting of a metal oxide film/metallic film/metal oxide film and forming the uppermost layer and the lowermost layer into the metal oxide films.

**CONSTITUTION:** This display device has the 1st substrate 1 on which picture elements consisting of thin-film elements and picture element electrodes 8 are disposed in a matrix shape, the 2nd substrate 10 on which a counter electrode 12 and the light shielding layer 11 having the prescribed apertures corresponding to the picture element electrodes 8 are formed, a liquid crystal display device 14 which crimps the 1st and 2nd substrates 1, 10 in a spacing, and an illuminating means 15 which irradiates the liquid crystal display element 14. The light shielding layer 11 has the three-layered structure consisting of the metal oxide film/metallic film/metal oxide film, in addition, the uppermost layer and the lowermost layer consist of the metal oxide films as antireflection films. The reflected light from the outside generated by the light shielding layer 11 is suppressed in this way even if either of the 1st and 2nd substrates is used as an observation surface for display.



2: gate electrode, 3: gate insulation film, 4: semi conductor layer, 5: drain electrode, 6: source electrode, 9: protective film, 11a, 11c: metal oxide film, 11b: metallic film, 13: liquid crystal layer

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑫ 公開特許公報(A) 平2-144525

⑮ Int. Cl.<sup>3</sup>

G 02 F 1/136  
1/1335

識別記号

5 0 0

庁内整理番号

7370-2H  
8106-2H

⑯ 公開 平成2年(1990)6月4日

審査請求 未請求 請求項の数 1 (全5頁)

⑰ 発明の名称 液晶表示装置

⑱ 特 願 昭63-298224

⑲ 出 願 昭63(1988)11月28日

⑳ 発 明 者 近 藤 淳 司 神奈川県横浜市磯子区新杉田町8 株式会社東芝横浜事業  
所内

㉑ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉒ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

一主面上に薄膜素子及びこれに接続される画素電極からなる一面素をマトリクス状に配置した第1基板と、一主面上に対向電極及び前記画素電極に対応した所定の開口部を有する遮光層が形成された第2基板と、前記第1及び第2基板を互いの前記一主面側が対向するように組み合わせて得られる間隙に挟持した液晶とを有する液晶表示素子と、この液晶表示素子を照射する照明手段とを備えた液晶表示装置において、前記遮光層は金属酸化膜/金属膜/金属酸化膜の三層構造を含み且つ最上層及び最下層が前記金属酸化膜からなることを特徴とする液晶表示装置。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

この発明は透過型でアクティブマトリクス型の

液晶表示装置に関する。

(従来の技術)

近年、液晶を用いた表示素子は、テレビ表示やグラフィックディスプレイ等を指向した大容量で高密度のアクティブマトリクス型表示素子の開発及び実用化が盛んである。このような表示素子では、クロストークのない高コントラストの表示が行えるように、各画素の駆動と制御を行う手段として半導体スイッチが用いられる。その半導体スイッチとしては、透過型表示が可能であり大面積化も容易である等の理由から、透明絶縁基板上に形成されたTFT等が、通常用いられている。

第4図はTFTを備えた表示画素電極アレイを用いた液晶表示装置の一面素を表す断面図である。同図において、第1基板1上には、ゲート電極2、ゲート絶縁膜3、アモルファスシリコン(a-Si)からなる半導体層4、ドレイン電極5及びソース電極6から構成される薄膜トランジスタ(Thin Film Transistor, TFT)7と、このTFT7のソース電極6に接続された画素電極8と

が形成され、更に、TFT7と画素電極8を覆うように保護層9が形成されている。また、第2基板10上には、所定の位置に遮光層11が形成され、更に、この遮光層11を覆うように全面に対向電極12が形成されている。そして、第1及び第2基板1、10の間隙には、液晶層13が挟持されて、液晶表示素子14が構成されている。また、第2基板10の後方にはバックライト15を設置し、表示は第1基板1側から観察するものとする。ここで、遮光層11は、画素間の境界にある無電極部分を覆う役目と、バックライト15からの光或いは周囲の外光によってTFT7の特性、特にオフ特性が変わることを防ぐ役目を有している。

第5図は第4図と同じくTFTを備えた表示画素電極アレイを用いた液晶表示装置の一画素を表す断面図であり、第4図と対応する部分には同一の符号を付してある。第5図においては、第1基板1の後方にバックライト15を設置している点が第4図の場合と異なっている。

これらの液晶表示装置では、ゲート電極2に書

き込みパルスを与えることで、ドレイン電極5とソース電極6の間が導通状態になってドレイン電極5の信号が画素電極8に伝わり、画素電極8と対向電極12に挟持された液晶層13の容量に信号が蓄積される。これにより、画素が動作状態となり、画素に信号が書き込まれる。書き込みパルスが立ち下がってから、次の書き込みパルスが与えられるまでの間は、液晶層13は保持状態となり、液晶層13の容量によって液晶表示素子の動作が保持される。この際、ドレイン電極5とソース電極6の間は理想的には非導通状態であるが、TFT7の半導体層4を構成するa-Siが光導電性を有するため、外光がTFT7の部分に入ると、ドレイン電極5とソース電極6の間は完全な非導通状態とはならず、画素電極8の電位は徐々にドレイン電極5の電位に近づいていく。従って、保持状態にあるときも絶えず信号電位の影響を受け、いわゆるクロストークと呼ばれる現象が表示コントラスト低下の一因となったり、或いは、画面内で輝度むらを生じたりする。

そこで、外光がTFT7の部分に入るのを防ぐために、一般的には第4図や第5図に示すような遮光層11を設けている。この遮光層11の材料としては、大きく分けて染色材料と金属膜の2つが考えられるが、染色材料は微細加工性に欠けるといふ欠点を有しているため、金属膜が用いられることが多い。

(発明が解決しようとする課題)

しかしながら、遮光層11の材料として金属膜を用いた場合、第4図に示した配置では、表示観察面からの外光が遮光層11によって反射され、その反射光がTFT7の半導体層4に影響を与える。また、第5図に示した配置では、バックライト15からの光が遮光層11によって反射され、この反射光がTFT7の半導体層4に影響を与えたり、或いは、周囲からの外光が表示面で反射して表示上で影響を受けることがある。この場合、保持動作中にTFT7を通過するリーク電流が大きくなり、画面の上下で輝度むらが生じたり、クロストークを生じたり或いは画面のちらつきの一因になって

いた。

この発明は、このような従来の事情に鑑みてなされたものである。

[発明の構成]

(課題を解決するための手段)

この発明は、一主面上に薄膜素子及びこれに接続される画素電極からなる一画素をマトリクス状に配置した第1基板と、一主面上に対向電極及び画素電極に対応した所定の開口部を有する遮光層が形成された第2基板と、第1及び第2基板を互いの一主面側が対向するように組み合わせ得られる間隙に挟持した液晶とを有する液晶表示素子と、この液晶表示素子を照射する照明手段とを備えた液晶表示装置についてのものであり、遮光層が金属酸化膜/金属膜/金属酸化膜の三層構造を含み且つ最上層及び最下層が反射防止膜としての上記金属酸化膜からなる。

なお、反射防止膜としては、金属酸化膜以外の他の材料も考えられるが、他の材料を用いた場合は液晶表示素子の製造工程をある程度まで増加さ

せることになり、実用的ではない。

(作用)

遮光層の構成を上述のように規定することにより、第1及び第2基板のいずれを表示観察面とした場合にも、遮光層に起因して発生する外部からの光の反射光を抑えられ、表示品位及びスイッチング素子の正常な動作特性を維持することができる。

例えば、第3図は第4図或いは第5図における第2基板10に相当する部分の拡大断面図であり、遮光層の構成が第3図(a)では金属膜20、第3図(b)では金属膜20と金属酸化膜21を順次積層した形、第3図(c)では金属酸化膜21と金属膜20を順次積層した形としている。そして、第4図或いは第5図における第1基板1側を表示観察面とした場合には、第3図(a)、(c)では表示側からの外光が遮光層で反射して薄膜素子に達する光を抑えられない。また、第4図或いは第5図における第2基板10側を表示観察面とした場合には、第3図(a)、(c)ではバックライトから

の光が遮光層で反射して薄膜素子に達する光を抑えられず、且つ第3図(a)、(b)では表示側からの外光が遮光層で反射して表示面での反射光になるのを防ぐことができない。

(実施例)

以下、図面を参照してこの発明を詳細に説明する。

第1図はこの発明の一実施例を示す断面図であり、第4図や第5図と対応する部分には同一の符号を付してある。同図において、例えばガラスからなる第1基板1の一主面上には、例えばCr膜をスパッタ法で被膜した後、所定の形状にフォトリソエッチングすることによりゲート電極2が形成され、更に、これを覆うように例えばSiO<sub>x</sub>からなるゲート絶縁膜3がプラズマCVD法により形成されている。そして、ゲート絶縁膜3上のゲート電極2に対向する部分には、例えばi型の水素化アモルファスシリコン(a-Si:H)からなる半導体層4がプラズマCVD法を利用して形成されている。そして、半導体層4のソース領域側

に隣接するゲート絶縁膜3上には、例えばITO(インジウム・チン・オキサイド)膜をスパッタ法で被膜した後、所定の形状にフォトリソエッチングすることにより画素電極8が設けられている。また、ソース領域にはソース電極6の一端が接続され、ソース電極6の他端は画素電極8上に延在して接続されている。更に、ドレイン領域にはドレイン電極5の一端が接続されている。ここで、ドレイン電極5とソース電極6とは、例えばMo膜とAl膜とをスパッタ法で順次被膜した後、所定の形状にフォトリソエッチングするという同じ工程で形成している。こうして第1基板1上に、所定の薄膜素子7即ちTFTと、これに接続される画素電極8が得られる。ここで、薄膜素子7とこれに接続される画素電極8により一画素が構成されており、図示はしていないが、この一画素は第1基板1上でマトリクス状に配置されている。そして、第1基板1の一主面上には、更に全面に例えばSiO<sub>x</sub>からなる保護膜9が形成されている。

一方、例えばガラスからなる第2基板10の一主

面上には、例えばITOからなる対向電極12、及び画素電極8に対応した所定の開口部を有するブラックマトリクスとしての遮光層11が順次形成されている。ここで、遮光層11は例えば酸化クロムからなる金属酸化膜11a / 例えばクロムからなる金属膜11b / 例えば酸化クロムからなる金属酸化膜11cの三層構造を含んでおり、遮光層11において、金属酸化膜11aは第2基板10と対向する最下層、金属酸化膜11cは対向電極12と対向する最上層に存在している。そして、金属膜11bの膜厚が約1000オングストロームであるのに対し、金属酸化膜11a、11cの膜厚は数十オングストロームで、金属膜11bの膜厚に比べ無視できるほど薄い。また、遮光層11の形成工程は、まず、膜厚数十オングストロームのクロム層を形成した後、陽極酸化法等の方法で酸化処理を施し、更にこの上に、膜厚約1000オングストロームのクロム層を形成して、この表面から深さ数十オングストロームのクロム層を酸化させ、次に、所定の形状にパターニングすればよい。そして、第1及び第2基板1、

10とは互いの一主面側が対向するように組み合わせられ、これにより得られる間隙には液晶層13が挟持されている。こうして、所望のアクティブマトリクス型の液晶表示素子14が得られる。また、第1基板1の後方には、例えば冷陰極放電管からなる照明手段15が設置されており、第1基板1の他主面側から照明を行う形になっている。

この実施例では、遮光層11における反射防止膜としての金属酸化膜11cの動きにより、第1基板1を通過する光が遮光層11で反射されて薄膜素子7に入射される割合は、第3図(a)の場合の20%程度まで低減される。従って、保持動作期間中の画素電極8の電位変動も、非常に小さくすることができる。また、表示観察面となる第2基板10側から入射した外光に対しては、反射防止膜としての金属酸化膜11aの存在により反射率は小さくなり、コントラストの低下による表示の見ずらさは感じられない。

第2図は遮光層11の構成をこの実施例と同様に三層構造とした場合と第3図(c)と同様に二層

構造とした場合における信号電圧(V)と透過率(%)の関係を示す図である。第2図からわかるように、遮光層11の構成を金属酸化膜11a/金属膜11b/金属酸化膜11cの三層構造とすることにより、第3図(c)の二層構造の場合と比べ、例えば透過率が50%となる信号電圧を100~300 mV低くすることができる。これは、金属酸化膜11cが加わることにより、液晶表示素子14の内部で遮光層11に反射される光が減少したためと考えられる。

なお、この実施例では、照明手段15を第1基板1側に設けたが、これは第2基板10側に設置しても同様の効果を有することは言うまでもない。

#### [発明の効果]

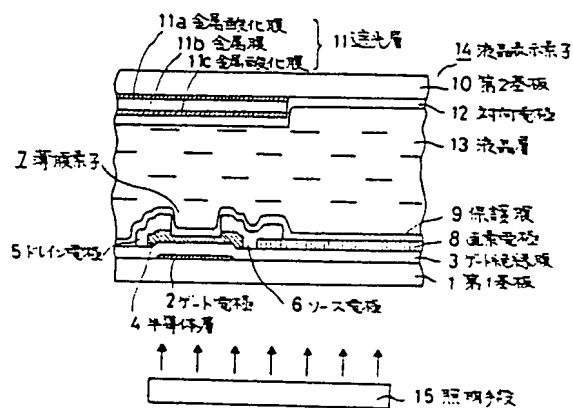
この発明は、ブラックマトリクスとしての遮光層を金属酸化膜/金属膜/金属酸化膜の三層構造を含む形にし且つ最上層及び最下層を上記金属酸化膜にすることにより、バックライトをどちらの基板側に設置した場合にも、バックライトからの光或いは表示を観察する際の外光による影響を

受けることなく、良好な画質を得ることができる。

#### 4. 図面の簡単な説明

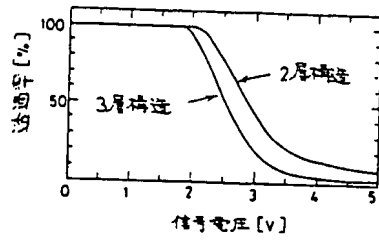
第1図はこの発明の一実施例を示す断面図、第2図は液晶表示素子の信号電圧と透過率の関係を示す図、第3図は遮光層の部分の拡大断面図、第4図と第5図は従来の液晶表示装置の一例を示す断面図である。

- |          |                |
|----------|----------------|
| 1…第1基板、  | 7…薄膜素子         |
| 8…画素電極、  | 10…第2基板        |
| 11…遮光層、  | 11a, 11c…金属酸化膜 |
| 11b…金属膜、 | 12…対向電極        |
| 13…液晶層、  | 14…液晶表示素子      |
| 15…照明手段  |                |

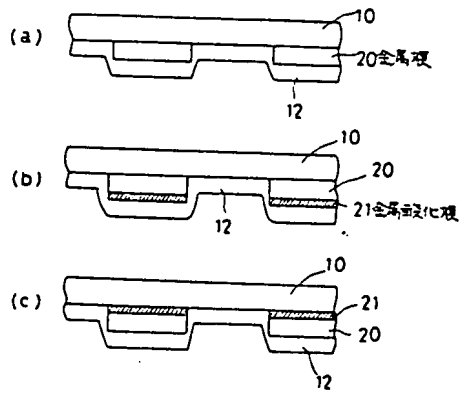


第 1 図

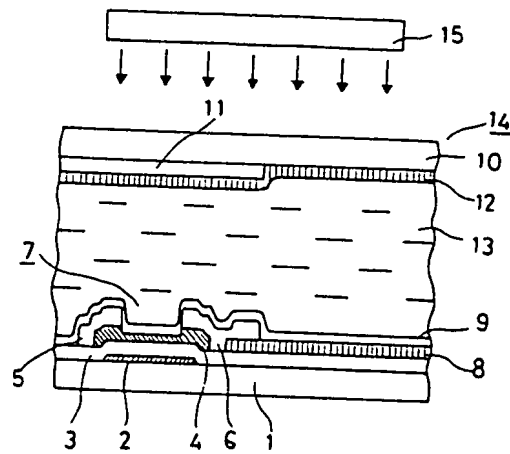
代理人 弁理士 剛 近 憲 佑  
同 竹 花 喜久男



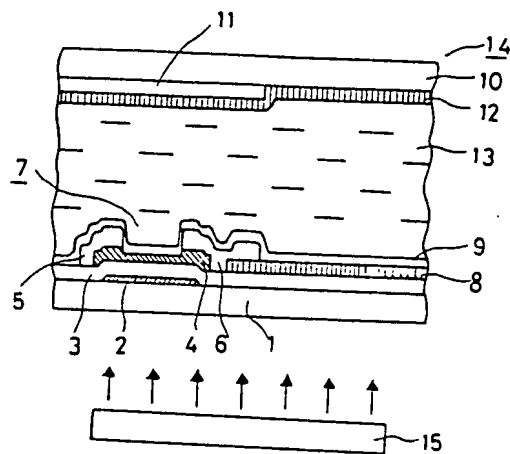
第 2 図



第 3 図



第 4 図



第 5 図